

JP 6-65919 U (Partial Translation)

[0010]

As shown in Fig. 1, a field-effect transistor 3 is provided between an electronic power supply 1 and a VCC pin 201 of ROM 2 and controlled by ROMCE\*4. That is, only when ROMCE\*4 is "LOW", the field-effect transistor 3 turns "ON" to supply power to ROM 2.

(19)日本国特許庁 (J P)

(12) 公開實用新案公報 (U)

(11) 实用新案出願公開番号

実開平6-65919

(43)公開日 平成6年(1994)9月16日

(51)Int.Cl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 0 6 F 1/32				
G 1 1 C 16/06				
		7165—5B	G 0 6 F 1/ 00	3 3 2 B
		6866—5L	G 1 1 C 17/ 00	3 0 9 D

審査請求 未請求 請求項の数1 FD (全 2 頁)

(21)出願番号 実願平5-10079

(22)出願日 平成5年(1993)2月16日

(71)出願人 000001960

シチズン時計株式会社

東京都新宿区西新宿2丁目1番1号

(72) 考案者 大山 俊成

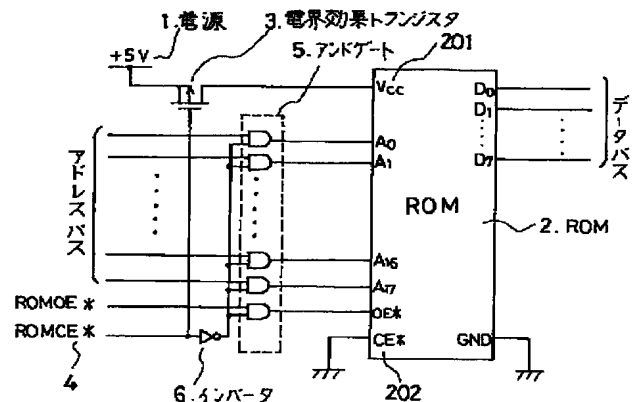
埼玉県所沢市大字下富字武野840番地 シ  
チズ時計株式会社技術研究所内

(54)【考案の名称】 小型携帯機器

(57) 【要約】

【構成】読みだし専用メモリ2への電源供給をリアルタイムで制御するための電界効果トランジスタ3と、読みだし専用メモリに電源が供給されていないときに、読みだし専用メモリへの信号入力を遮断するインバータ6と、アンドゲート5とを備える。

【効果】 消費電流の削減が可能となる。このため本考案においては、無駄な電力消費を抑えることができ、小型携帯機器におけるバッテリー寿命を大幅に延ばすことが可能となる。



## 【実用新案登録請求の範囲】

【請求項 1】 読みだし専用メモリへの電源供給をリアルタイムで制御するための電界効果トランジスタと、読みだし専用メモリに電源が供給されていないとき、読みだし専用メモリへの信号入力を遮断するインバータと、アンドゲートとを備えることを特徴とする小型携帯機器。

## 【図面の簡単な説明】

【図 1】 本考案による小型携帯機器を示す回路図であ \*

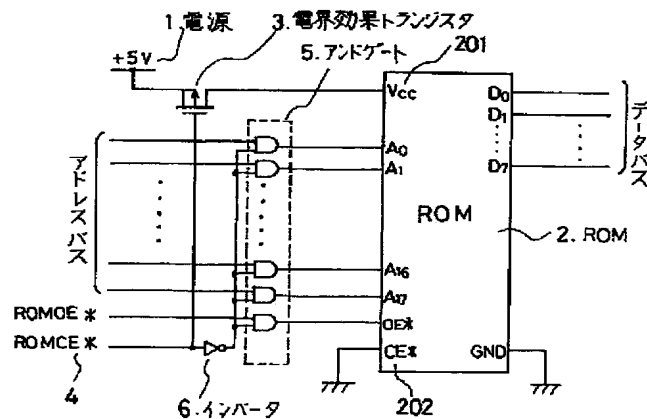
る。

【図 2】 本考案による小型携帯機器の動作を説明するための信号波形を示す波形図である。

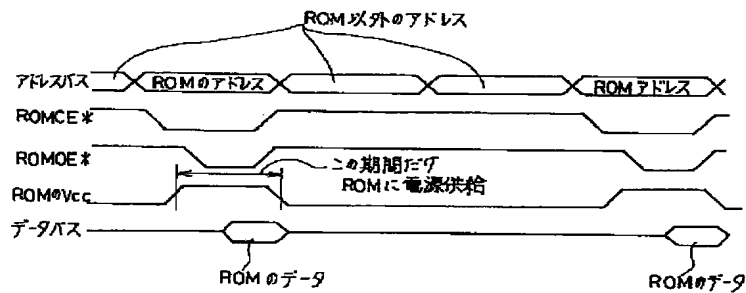
## 【符号の説明】

- 1 電源
- 2 読みだし専用メモリ (ROM)
- 3 電界効果トランジスタ
- 5 アンドゲート
- 6 インバータ

【図 1】



【図 2】



**【考案の詳細な説明】****【0001】****【産業上の利用分野】**

本考案は、ワードプロセッサ、パーソナルコンピュータなど、中央処理装置（以下CPUとする）を使用した小型携帯機器に関する。

**【0002】****【従来の技術】**

CPUを使用した小型携帯機器には、通常、読みだし専用メモリ（以下ROMとする）が搭載されている。ROMは中にデータが書き込まれており、ROMのアドレスが指定されると、それに対応するデータが出力される。

**【0003】****【考案が解決しようとする課題】**

従来のシステムにおいてROMは通常の動作時、電源は供給されっぱなしである。そのため、ROMへのアクセス以外でもROMは最大100 $\mu$ A程度の電流を消費している。

**【0004】**

ROMはRAMと異なり、電源が「オフ」されても中のデータは保持されている。したがって、上で述べたようなROMアクセス以外の時の電力消費は全くの無駄である。

**【0005】**

そこで、本考案はこの無駄な電力消費を最低限に抑え、小型携帯機器におけるバッテリーの寿命延長を実現すること目的とする。

**【0006】****【課題を解決するための手段】**

上記の目的を達成するため本考案の小型携帯機器は、下記記載の手段を採用する。

**【0007】**

本考案の小型携帯機器は、読みだし専用メモリへの電源供給をリアルタイムで制御するための電界効果トランジスタと、読みだし専用メモリに電源が供給され

ていないとき、読みだし専用メモリへの信号入力を遮断するインバータと、アンドゲートとを備えることを特徴とする。

#### 【0008】

##### 【作用】

ROMへのアクセスは、セレクト信号（以下ROMCE\*とする）がアクティブになることで示される。そこで、このROMCE\*信号を用いて電源ラインとROMのVCCピンの間に設けた電界効果トランジスタの「オン」／「オフ」をコントロールする。またさらに、リーク電流を防ぐため、ROMへのその他の入力もこのROMCE\*信号を用いて遮断する。

#### 【0009】

##### 【実施例】

以下図面により本考案の小型携帯機器を具体的に説明する。図1は本考案による小型携帯機器を示す回路である。実施例の説明においては、例として、2メガビットの記憶容量を有するROMについて示す。

#### 【0010】

図1に示すように、電源1とROM2のVCCピン201の間に電界効果トランジスタ3を設け、ROMCE\*4でコントロールする。つまり、ROMCE\*4が”ロー”のときのみ電界効果トランジスタ3が「オン」し、ROM2に電源を供給する。

#### 【0011】

通常ROMCE\*4が接続されるROM2のCE\*202ピンは、”ロー”固定とする。

#### 【0012】

またさらに、ROM2に電源が供給されていないとき、リーク電流を防ぐために、アンドゲート5とインバータ6とを設ける。つまり、ROMCE\*4が”ハイ”のとき、この信号はインバータ6により反転し、アンドゲート5に入力される。

#### 【0013】

これによって、アンドゲート5の出力、すなわちROM2のすべての信号入力

は”ロー”となる。

【0014】

図2は信号波形図である。ROMのアドレスが現れ、ROMCE\*が”ロー”となる。この立ち下がりによりROMのVCCが立ち上がる。

【0015】

つづいてROMへデータ出力要求信号（以下ROMOE\*とする）が”ロー”となり、ROMからデータバスにデータが出力される。

【0016】

ROMCE\*が”ハイ”に戻ると、ROMのVCCは”ロー”となる。そしてつぎのROMアクセスが現れるまで、ROMのVCCは”ロー”のまま保持される。

【0017】

【考案の効果】

従来のようにROMアクセス以外の時にも電源を供給している場合、ROMは最大100 $\mu$ A程度のスタンバイ電流を消費する。これに対して本考案においてROMアクセス以外のときの周辺ゲートの静的消費電流は、たとえばアンドゲートとして三菱:M74HC08FP $\times$ 5（最大5 $\mu$ A）、インバータとして三菱:M74HC04FP $\times$ 1（最大1 $\mu$ A）を使用したとき、最大6 $\mu$ Aとなる。したがって、ROMをN個使用するシステムにおいては(100-6) $\times$ N $\mu$ Aの消費電流の削減が可能となる。このため本考案においては、無駄な電力消費を抑えることができ、小型携帯機器におけるバッテリー寿命を大幅に延ばすことが可能となる。